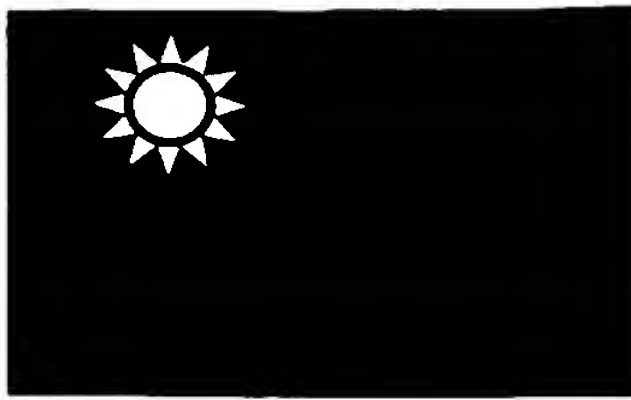


Wu, Shih-Hsien et al  
July 17, 2003



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

BAB 4D  
200305300  
323 32  
1081

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 04 月 22 日  
Application Date

申請案號：092109338  
Application No.

申請人：財團法人工業技術研究院  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 5 月 21 日  
Issue Date

發文字號：09220497390  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	具無機及有機功能性構裝基板
	英文	
二、 發明人 (共3人)	姓名 (中文)	1. 吳仕先 2. 李明林 3. 賴信助
	姓名 (英文)	1. Shih-Hsien WU 2. Min-Lin LEE 3. Shinn-Juh LAY
	國籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中文)	1. 新竹縣竹東鎮中興路四段195號 2. 新竹縣竹東鎮中興路四段195號 3. 新竹縣竹東鎮中興路四段195號
	住居所 (英文)	1. 2. 3.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 財團法人工業技術研究院
	名稱或姓名 (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹縣竹東鎮中興路四段195號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1. Cheng-I WENG



四、中文發明摘要 (發明名稱：具無機及有機功能性構裝基板)

一種具無機及有機功能性構裝基板，應用於電子電路進行整合縮裝時之功能性載具，結合具有被動元件之無機基板及具有電路之有機基板，提供外界可透過此有機基板而與無機基板之被動元件進行電信的连接。

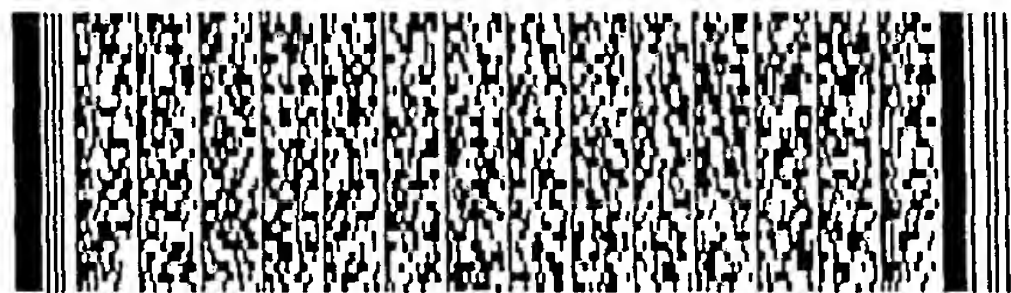
五、

(一)、本案代表圖為：第1圖

(二)、本案代表圖之元件代表符號簡單說明：

10	無機基板
11	電容
12	電阻
13	電感
20	有機基板
21	印刷電路板
211	貫孔
212	埋孔

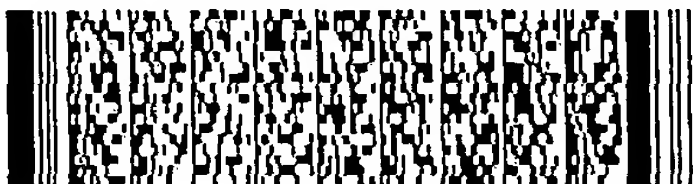
六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：具無機及有機功能性構裝基板)

213 盲孔  
30 結合層

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 【發明所屬之技術領域】

本發明係有關於一種具無機及有機功能性構裝基板，應用於電子電路進行整合縮裝時之功能性載具。

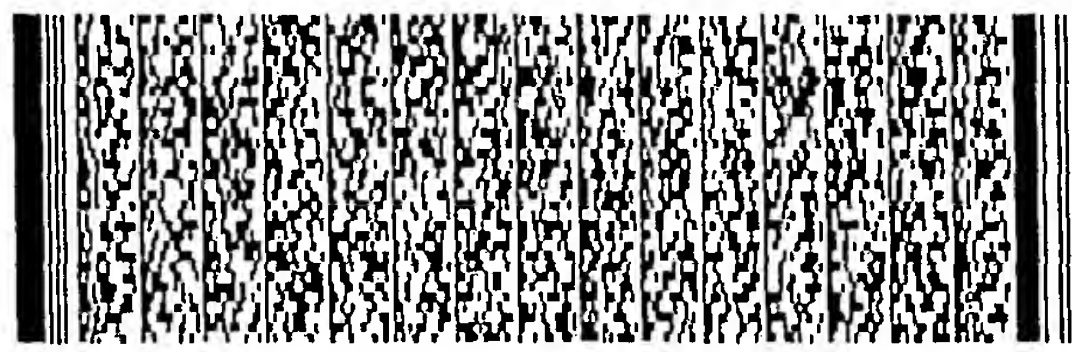
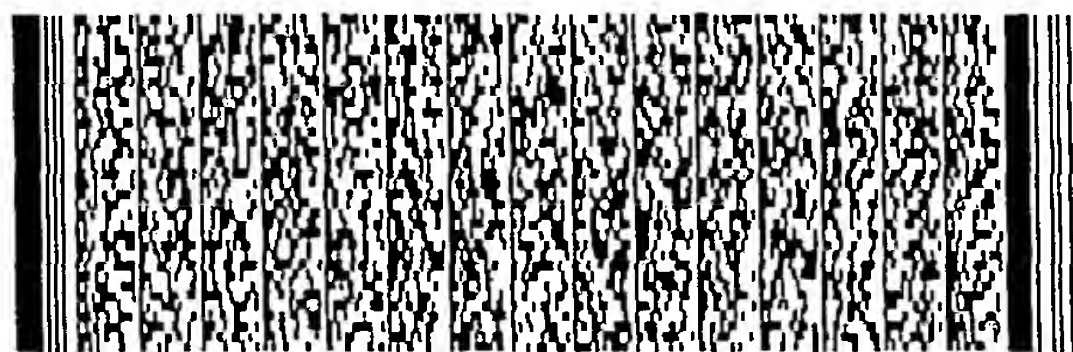
### 【先前技術】

為滿足科技產品高頻、高速化的發展需求，目前所研發出來的電路系統之信號上升時間(Rise Time;  $T_r$ )越來越快，同時使得時序盈餘度(Time Budget)及雜訊邊界(Noise Margin)越來越緊。

由於目前大部份的電子系統仍大量使用表面黏著元件(Surface Mount Device; SMD)，因此，表面黏著元件端點鐸錫所引發的電磁輻射干擾，以及元件電性規格變化等問題尚無法解決。

雖然表面黏著元件之封裝規格已隨著整合縮裝的需求而越來越小，由1210→1206→0805→0603→0402甚至0201。然而，越來越小的元件面積，相對地也帶來一些額外的限制，例如：因元件之面積縮小，所能製做出的電容量、電感量及電阻量亦跟著變小，且由於元件面積的減少，使得各元件之間的距離更為接近，而當其距離越接近時，由各元件之端點鐸錫所引發的電磁干擾現象將更為嚴重，而使得電子訊號的問題越來越嚴重。

而且，每個表面黏著元件之端點皆有鐸錫，而每個鐸點都可能是可靠度失敗的因子，因此，若能將這些元件埋藏入印刷電路板中，將可有效地減少鐸點的數目，進而解決電磁干擾及可靠度等問題。





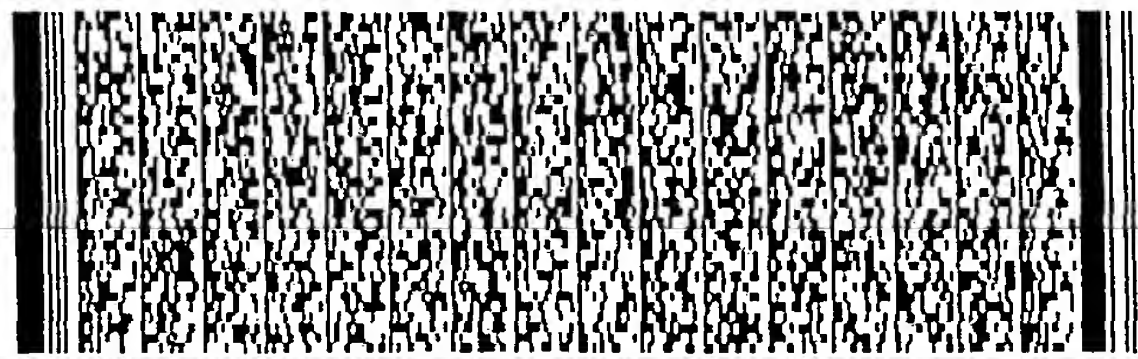
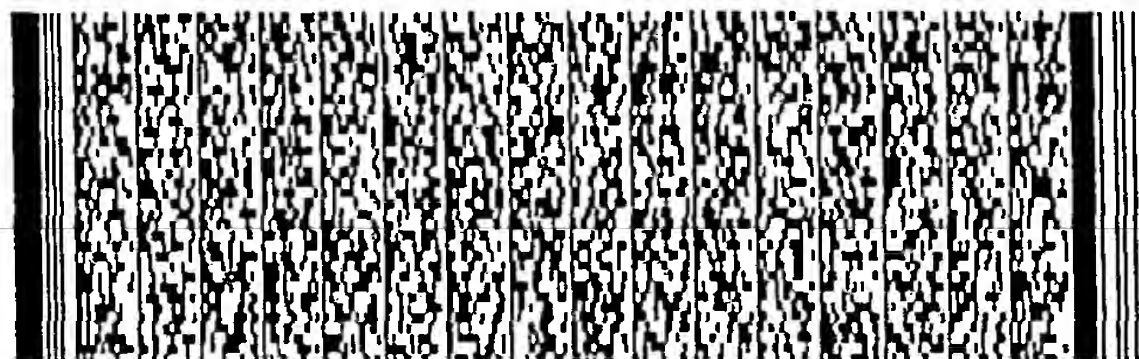
## 五、發明說明 (2)

為減少因構裝本身所引起的雜訊干擾，因此，有人開始研發出功能性基板--將被動元件以電路板製程直接製作於基板內，此方式可去除表面黏著元件所需之端點鐸錫，並縮短了電路中各元件的直接連線距離，跳脫出傳統電路板僅扮演電氣訊號傳送界面接合的角色，而將基板推升為功能性元件之一，因此，對於整體電子系統不論是在雜訊抑制或是整合縮裝上都有莫大的改進。

在美國專利第5972231號所揭露之嵌入於印刷電路板之AC耦合電容(Imbedded PCB AC Coupling Capacitors for High Data Rate Signal Transfer)，是利用印刷電路板中位於上下層且位置互相對應之多邊形導電板夾置中間的介電材料，而形成電容的結構。再結合積體電路製程中通孔(Via)的製作，即可將此電容結構擴充至很多層，以達到使用者所需之電容量。

此電容結構雖可提供高密度封裝的需求，但目前在有機基板中所使用的嵌入式被動元件之材料都還在發展中，尚未到達可以成熟應用的階段。例如：目前研發出較成熟之高介電係數材料應用於電容之製作，其介電係數僅可達到40左右，然而，一般陶瓷材料之厚膜電容其介電係數可達到約10000，由此可知：目前所研發出的有機高介電係數材料距離可實際應用的階段還有一段很大的差距。

而在美國專利第6054754號所揭露之多電容導線架去耦裝置(Multi-capacitance lead frame decoupling device)，是將傳統單片的導線架設計，改良為特定的多



## 五、發明說明 (3)

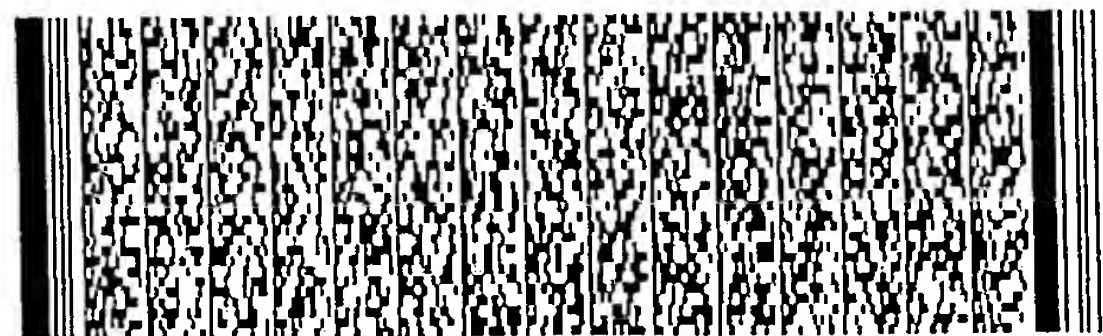
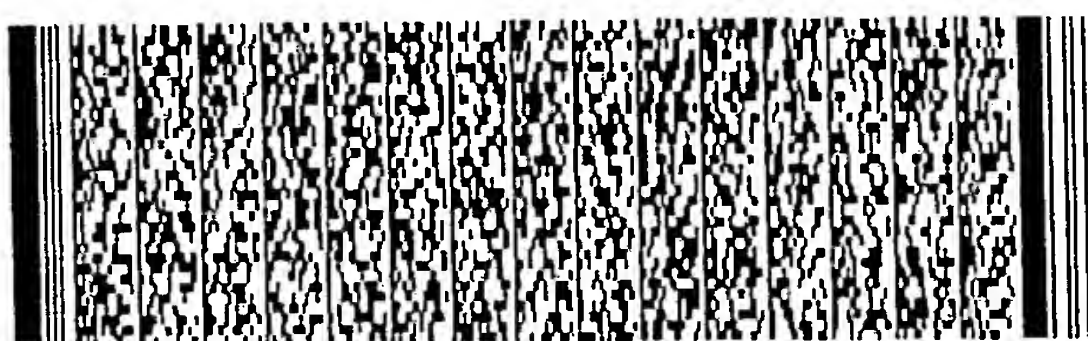
層次導線架結構，且在上下兩層導線架之間夾入一層介電層(Dielectric layer)，以產生電容的效應。雖然此結構亦同樣可達到嵌入式被動元件的效果，但其僅適用於導線架封裝，因此，無法達到高輸出/入(I/O)腳數、高效能、高密度封裝的需求。

### 【發明內容】

鑒於以上習知技術的問題，本發明之目的在於提供一種具無機及有機功能性構裝基板，將目前已發展成熟於無機基板上製作出電阻、電容及電感等被動元件的製程，結合具有低成本及高加工性的有機基板(印刷電路板)，以製作出具有高功能性及高經濟性的功能性構裝基板，用以提供電子電路進行整合縮裝時之功能載具。

由於在無機基板上製作電阻、電容及電感的技術已發展得十分成熟，因此，本發明利用此技術在無機基板上製作被動元件，再於無機基板上進行有機基板之壓合、電鍍、鑽孔與蝕刻等製程，或是利用增層法(Built-up)基板製程技術將所需之電路一層一層製作於無機基板之上，並完成所需要的線路，以形成有機基板與無機基板結合的具無機及有機功能性構裝基板。

此具無機及有機功能性構裝基板具有嵌入式被動元件、承載晶片與封裝輸出入連接腳位(I/O Pad)的電氣信號連接等功能，且提供封裝晶片更好的電氣特性、更多的功能性、更高的封裝密度及更佳的嵌入式被動元件可靠度，以改善目前各式載具因材料及結構之限制，而無法達





#### 五、發明說明 (4)

到之高電阻率、高電容率與高電感率之功能性指標。

而利用增層法(Built-up)基板製程技術所製作出的有機基板結構，可提供細線化、細間距之電路佈局，且可承載高密度、高輸出入腳位數目之積體電路，以得到縮小基板面積之功效。

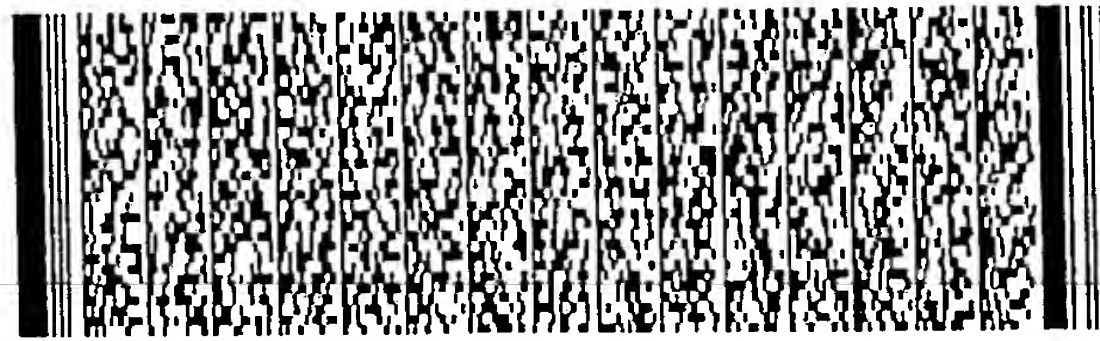
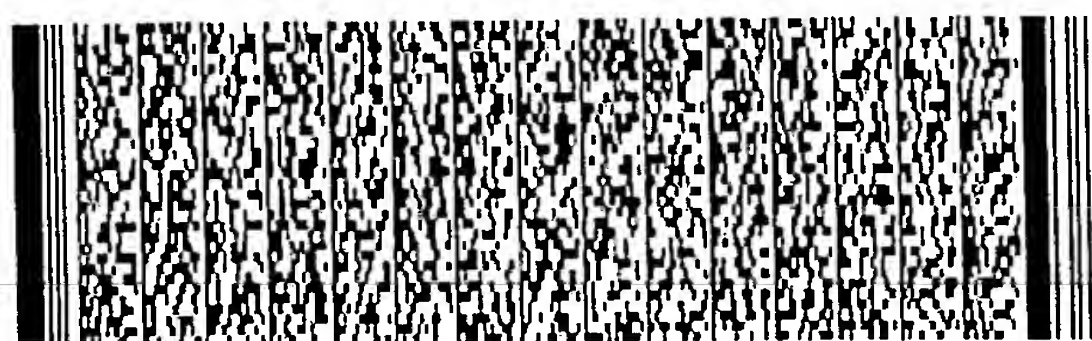
為使對本發明的目的、構造特徵及其功能有進一步的了解，茲配合圖示詳細說明如下：

#### 【實施方式】

請參考「第1圖」所示，為本發明之具無機及有機功能性構裝基板第一實施例之結構剖面圖，其包含兩個主要的部份：具有被動元件之無機基板10與提供電氣訊號連接之有機基板20，而在無機基板10與有機基板20之間具有一層結合層30，以作為無機基板10與有機基板20二種不同材料之基板間結合的媒介。

此無機基板10具有一個以上的被動元件，如圖中所示之電容11、電阻12、電感13，或是這些被動元件之任意組合，可依據使用者之不同需求而製作出不同的被動元件之組合。

而此無機基板10之材料可選用陶瓷、矽或是玻璃中任一種材料。當使用陶瓷作為無機基板的材料時，可利用已發展成熟的無機厚膜被動元件材料--無機厚膜陶瓷電容、電阻與電感材料，依使用者不同的電路設計，於無機陶瓷基板上利用厚膜製程製作出所需之厚膜電容(Thick Film Capacitor)、厚膜電阻(Thick Film Resistor)與厚膜電



## 五、發明說明 (5)

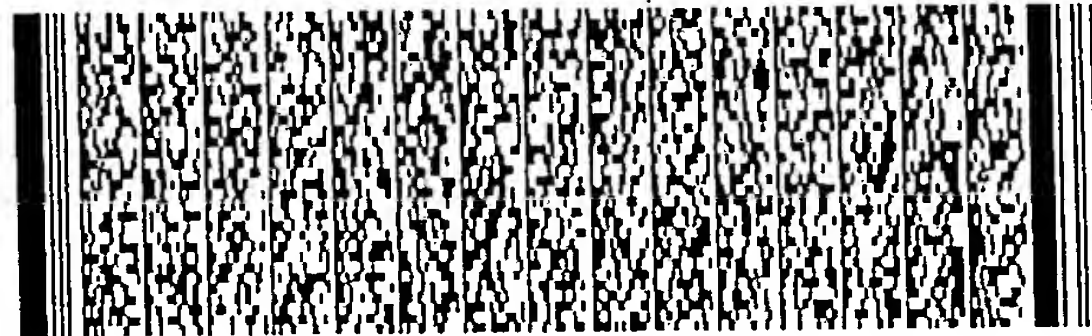
感(Thick Film Inductor)，以形成具無機及有機功能性構裝基板中之嵌入式被動元件(Embedded Passives)；而亦可採用薄膜製程技術製造出此嵌入式被動元件。

此嵌入式被動元件可提供封裝晶片更好的電氣特性、更多的功能性、更高的封裝密度及更佳的嵌入式被動元件可靠度，以改善目前各式載具因材料及結構之限制，而無法達到之高電阻率、高電容率與高電感率之功能性指標。而此嵌入式被動元件則可藉由夾置於其外側之有機基板20上的電路，與封裝輸出入連接腳位(I/O Pad)之電氣信號連接，以達到較佳之埋入式被動元件的可靠度。

而當使用矽作為無機基板的材料時，則可利用半導體製程中的薄膜製程結合後續之光微影蝕刻(Photo Lithography)技術，形成所需之薄膜電容、薄膜電阻與薄膜電感，以作為具無機及有機功能性構裝基板中之嵌入式被動元件(Embedded Passives)。

而有機基板20夾置於無機基板10之兩側，每一個有機基板20皆是由數層印刷電路板21所構成，而每一層印刷電路板21上都具有電路，以提供外界透過每一層印刷電路板21上之電路而與無機基板10上之被動元件(例如：電容11、電阻12或是電感13)進行電信之連接，而印刷電路板21之層數則是依據使用者之設計而有不同。

而有機基板20之製作是在無機基板10上利用疊合、電鍍、鑽孔與蝕刻等製程，將每一層印刷電路板21上的電路一層一層製作上去，其中疊合的方式包含了壓合或是黏



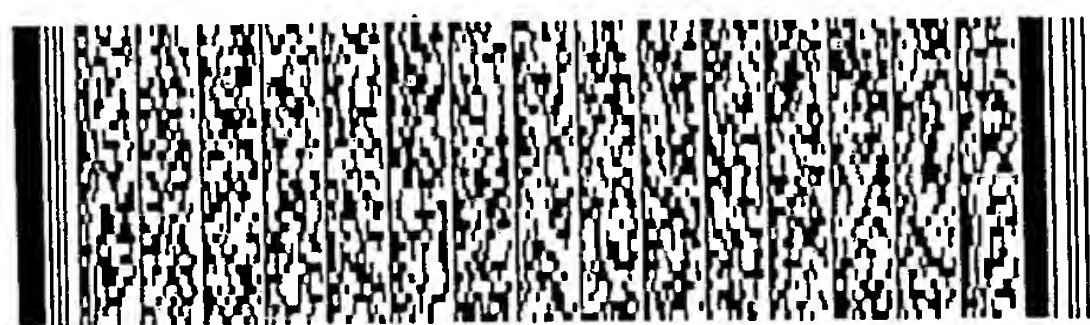
## 五、發明說明 (6)

合。而嵌入式被動元件與承載晶片或封裝輸出入連接腳位(I/O Pad)之電氣信號連接可透過各層印刷電路板21之貫孔211、埋孔212或是盲孔213的設置，而達到電信傳輸的目的。

接著，請參考「第2圖」所示，為本發明第二實施例之結構剖面圖，此第二實施例之結構大致上是與第一實施例相同，其不同於第一實施例之處在於：每一層有機基板20中皆可依不同的電路設計，製作出內藏之被動元件-電容214、電阻215及電感216，以符合日益複雜化、多功能化的系統需求。

請參考「第3圖」所示，為本發明第三實施例之結構剖面圖，其結構大致上是與第一實施例相同，然而，第一實施例中的無機基板10是由一整片無機陶瓷基板所構成，因此，所有的被動元件都是做在同一片無機陶瓷基板上。

然而，此第三實施例的無機基板10其外圍包覆有一層有機包覆層40，無機基板10是透過此有機包覆層40而與有機基板20相結合，以將此無機基板10完全埋入於二個有機基板20之間，且這層有機包覆層40中亦具有電路，以提供無機基板10上之被動元件與有機基板20間的電信連接，因此，這種基板之結構可將數個具有不同被動元件之無機基板10埋入於有機基板20中間，以達到使用者所設計之不同功能。同樣地，在每一層有機基板20中皆可依不同的電路設計，製作出內藏之被動元件-電容(圖中未示)、電阻(圖中未示)及電感(圖中未示)，以提升有機基板20之功能。



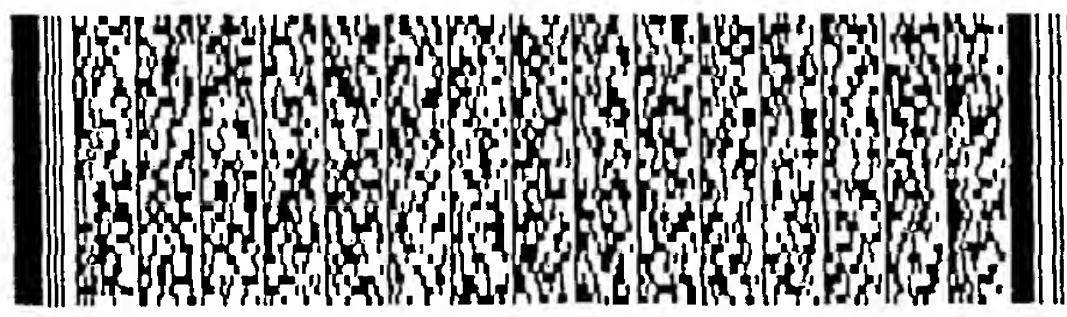
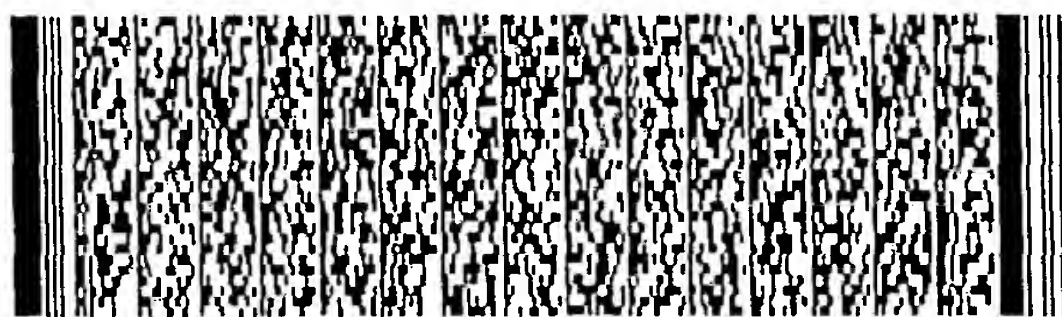


## 五、發明說明 (7)

接著，請參考「第4圖」所示，為本發明第四實施例之結構剖面圖，其結構大致上是與第一實施例相同，然而其不同之處在於：它是在最外層之印刷電路板21上利用增層法(Built-up)基板製程製作出有機增層基板22，因為由增層法所製作出來的線路與孔徑均比傳統的印刷電路板細小，因此，可以達到高封裝密度的目的。同樣地，在每一層有機基板20中皆可依不同的電路設計，製作出內藏之被動元件-電容(圖中未示)、電阻(圖中未示)及電感(圖中未示)，以符合日益複雜化、多功能化的系統需求。

請參考「第5圖」所示，為本發明第五實施例之結構剖面圖，其結構大致上是與第四實施例相同，然而，此第五實施例的無機基板10其外圍包覆有一層有機包覆層40，無機基板10是透過此有機包覆層40而與有機基板20相結合，以將此無機基板10完全埋入於二個有機基板20之間，且這層有機包覆層40中亦具有電路，以提供無機基板10上之被動元件與有機基板20間的電信連接，因此，這種基板之結構可將數個具有不同被動元件之無機基板10埋入於有機基板20中間，以達到使用者所設計之不同功能。

而當各層印刷電路板21的電路製作完成之後，再於最外層之印刷電路板21上利用增層法(Built-up)基板製程製作出有機增層基板22，以進行較高密度的線路佈局。同樣地，在每一層有機基板20中皆可依不同的電路設計，製作出內藏之被動元件-電容(圖中未示)、電阻(圖中未示)及電感(圖中未示)，以提升有機基板20之功能。



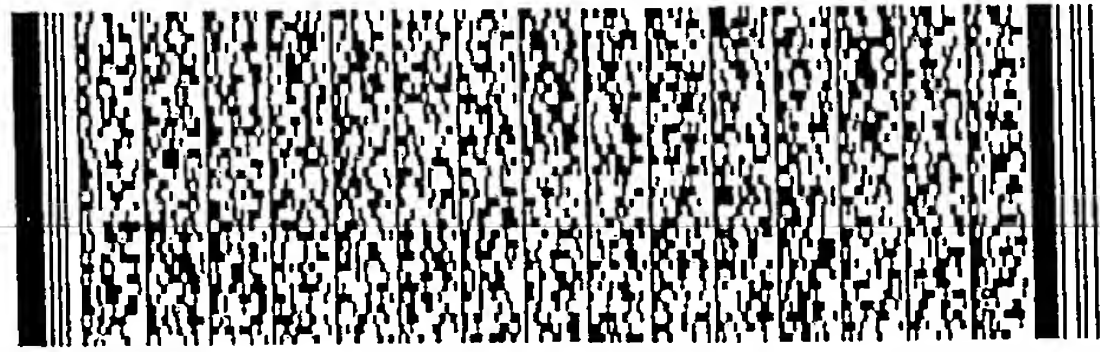
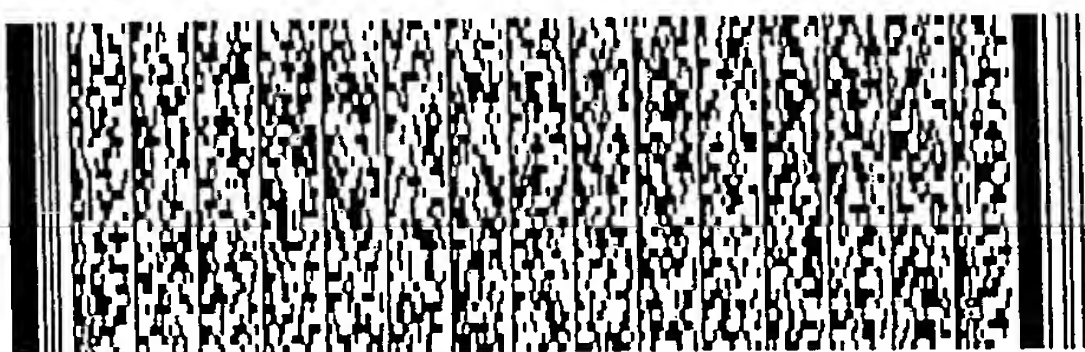
## 五、發明說明 (8)

請參考「第6圖」所示，為本發明第六實施例之結構剖面圖，其有機基板20的部份是直接利用增層法(Built-up)基板製程製作出有機增層基板22，因為由增層法所製作出來的線路與孔徑均比傳統的印刷電路板細小，因此，第六實施例是應用在較高密度的電路佈局上，以達到高封裝密度的目的。同樣地，在每一層有機基板20中皆可依不同的電路設計，製作出內藏之被動元件-電容(圖中未示)、電阻(圖中未示)及電感(圖中未示)，以符合日益複雜化、多功能化的系統需求。

最後，請參考「第7圖」所示，為本發明第七實施例之結構剖面圖，此結構大致上是與第一實施例相同，然而，其僅於無機基板10之一側面利用疊合、電鍍、鑽孔與蝕刻等製程，將每一層印刷電路板21上的電路一層一層製作上去，以製作出有機基板20，其中疊合的方式包含了壓合或是黏合。而嵌入式被動元件與承載晶片或封裝輸出入連接腳位(I/O Pad)之電氣信號連接可透過各層印刷電路板21之貫孔211、埋孔212或是盲孔213的設置，而達到電信傳輸的目的。

而第二實施例、第四實施例及第六實施例亦可如第七實施例所示，僅於無機基板10之單一側面製作出有機基板20，以增加此具無機及有機功能性構裝基板實際應用上的靈活性。

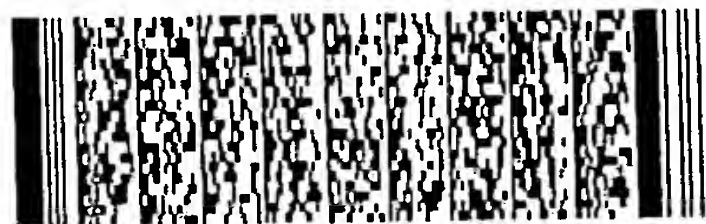
以上所述者，僅為本發明其中的較佳實施例而已，並非用來限定本發明的實施範圍；即凡依本發明申請專利範





五、發明說明 (9)

圍所作的均等變化與修飾，皆為本發明專利範圍所涵蓋。

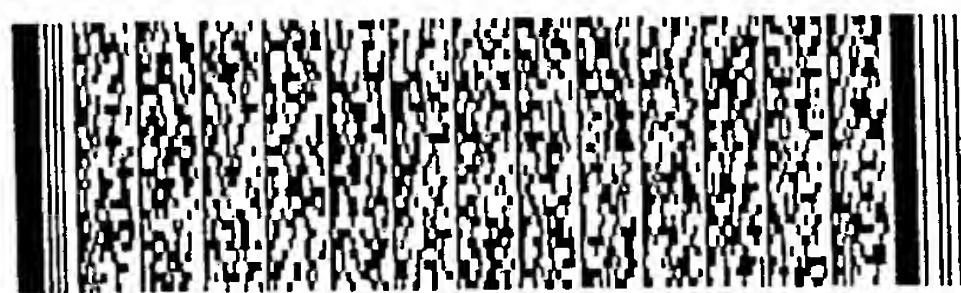


## 圖式簡單說明

第1圖為本發明第一實施例之結構剖面圖；  
第2圖為本發明第二實施例之結構剖面圖；  
第3圖為本發明第三實施例之結構剖面圖；  
第4圖為本發明第四實施例之結構剖面圖；  
第5圖為本發明第五實施例之結構剖面圖；  
第6圖為本發明第六實施例之結構剖面圖；及  
第7圖為本發明第七實施例之結構剖面圖。

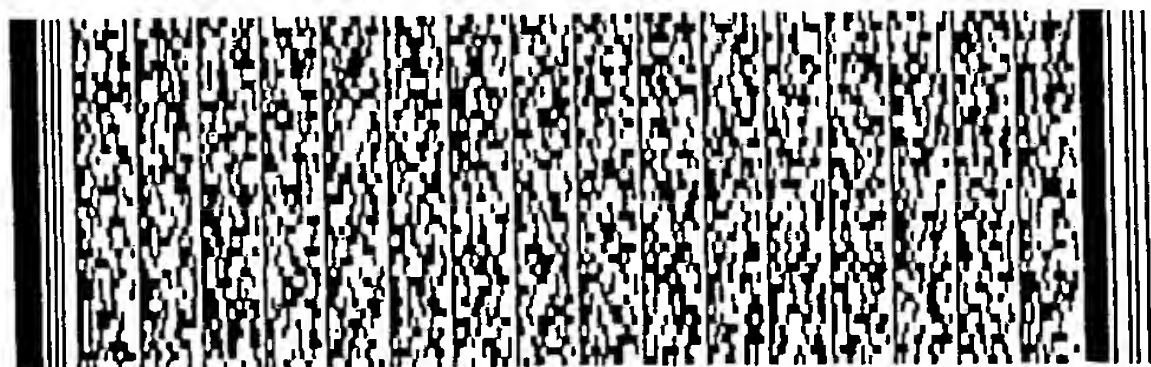
### 【圖式符號說明】

10	無機基板
11	電容
12	電阻
13	電感
20	有機基板
21	印刷電路板
211	貫孔
212	埋孔
213	盲孔
214	電容
215	電阻
216	電感
22	有機增層基板
30	結合層
40	有機包覆層



## 六、申請專利範圍

1. 一種具無機及有機功能性構裝基板，其包括有：  
至少一無機基板，其具有一個以上之被動元件；及  
二有機基板，夾置於該無機基板之兩側，該有機基板具有電路，用以提供外界透過該有機基板與該無機基板之該被動元件進行電氣訊號之連接。
2. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該無機基板之材料係選自由陶瓷、矽及玻璃所成組合之一。
3. 如申請專利範圍第2項所述之具無機及有機功能性構裝基板，當採用陶瓷作為該無機基板之材料時，係選自由厚膜製程技術及薄膜製程技術所成組合之一製作該被動元件。
4. 如申請專利範圍第2項所述之具無機及有機功能性構裝基板，當採用矽作為該無機基板之材料時，係利用半導體製程技術製作該被動元件。
5. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該被動元件係選自由電容、電感、電阻及其任意組合之一。
6. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該有機基板係由複數層印刷電路板所組成。
7. 如申請專利範圍第6項所述之具無機及有機功能性構裝基板，其中該有機基板係將各該印刷電路板之電路製作完成之後，以疊合的方式將各該印刷電路板結合而成。
8. 如申請專利範圍第6項所述之具無機及有機功能性構裝



## 六、申請專利範圍

基板，其中該有機基板係將各該印刷電路板之電路製作完成之後，以疊合的方式將各該印刷電路板結合，再以增層法製作出最外層之電路。

9. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該有機基板更包括有一個以上之被動元件。

10. 如申請專利範圍第9項所述之具無機及有機功能性構裝基板，其中該被動元件係選自由電容、電感、電阻及其任意組合之一。

11. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該有機基板之電路係於該無機基板之表面以增層法基板製程技術製作。

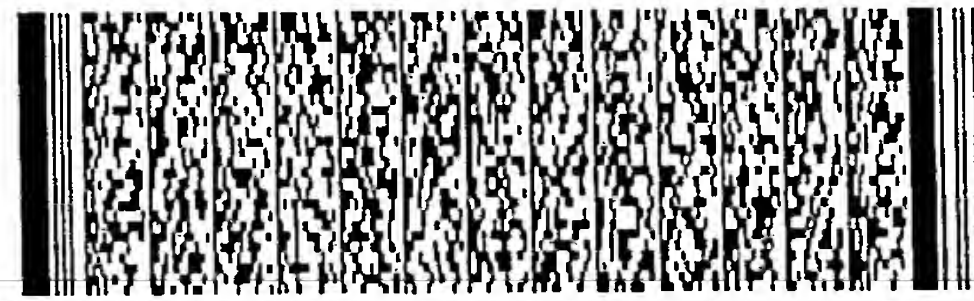
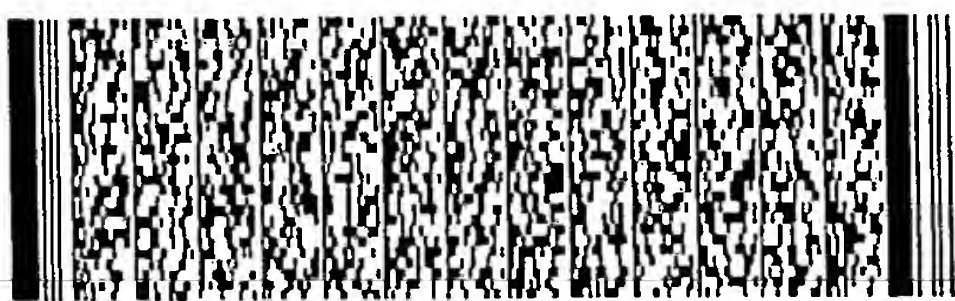
12. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該具無機及有機功能性構裝基板更包括有一有機包覆層，該有機包覆層包覆於該無機基板之外圍，而與二該有機基板結合，以將該無機基板埋入於二該有機基板之間，且該有機包覆層具有電路以提供該被動元件與該有機基板間之電信連接。

13. 如申請專利範圍第1項所述之具無機及有機功能性構裝基板，其中該無機基板與該有機基板間更包括有一結合層，用以提供該無機基板及該有機基板結合之媒介。

14. 一種具無機及有機功能性構裝基板，其包括有：

一無機基板，其具有一個以上之被動元件；及

一有機基板，設置於該無機基板一側之表面，該有機基板具有電路，用以提供外界透過該有機基板與該無



## 六、申請專利範圍

機基板之該被動元件進行電氣訊號之連接。

15. 如申請專利範圍第14項所述之具無機及有機功能性構裝基板，其中該無機基板之材料係選自由陶瓷、矽及玻璃所成組合之一。

16. 如申請專利範圍第15項所述之具無機及有機功能性構裝基板，當採用陶瓷作為該無機基板之材料時，係選自由厚膜製程技術及薄膜製程技術所成組合之一製作該被動元件。

17. 如申請專利範圍第15項所述之具無機及有機功能性構裝基板，當採用矽作為該無機基板之材料時，係利用半導體製程技術製作該被動元件。

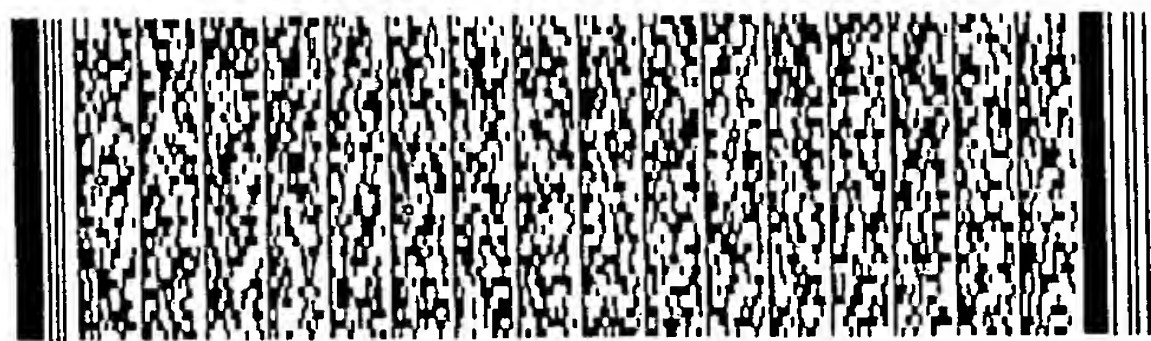
18. 如申請專利範圍第14項所述之具無機及有機功能性構裝基板，其中該被動元件係選自由電容、電感、電阻及其任意組合之一。

19. 如申請專利範圍第14項所述之具無機及有機功能性構裝基板，其中該有機基板係由複數層印刷電路板所組成。

20. 如申請專利範圍第19項所述之具無機及有機功能性構裝基板，其中該有機基板係將各該印刷電路板之電路製作完成之後，以疊合的方式將各該印刷電路板結合而成。

21. 如申請專利範圍第19項所述之具無機及有機功能性構裝基板，其中該有機基板係將各該印刷電路板之電路製作完成之後，以疊合的方式將各該印刷電路板結合，再以增層法製作出最外層之電路。

22. 如申請專利範圍第14項所述之具無機及有機功能性構





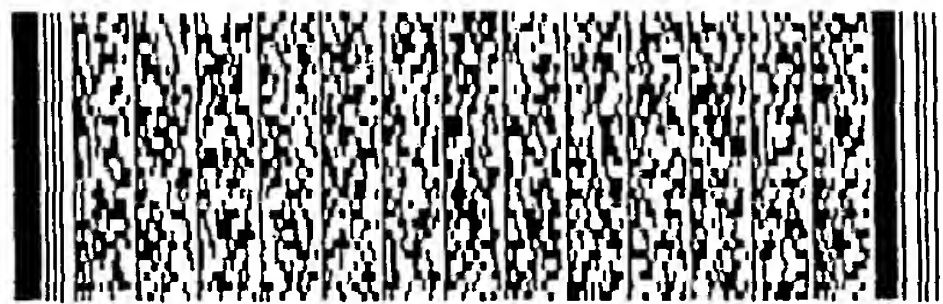
#### 六、申請專利範圍

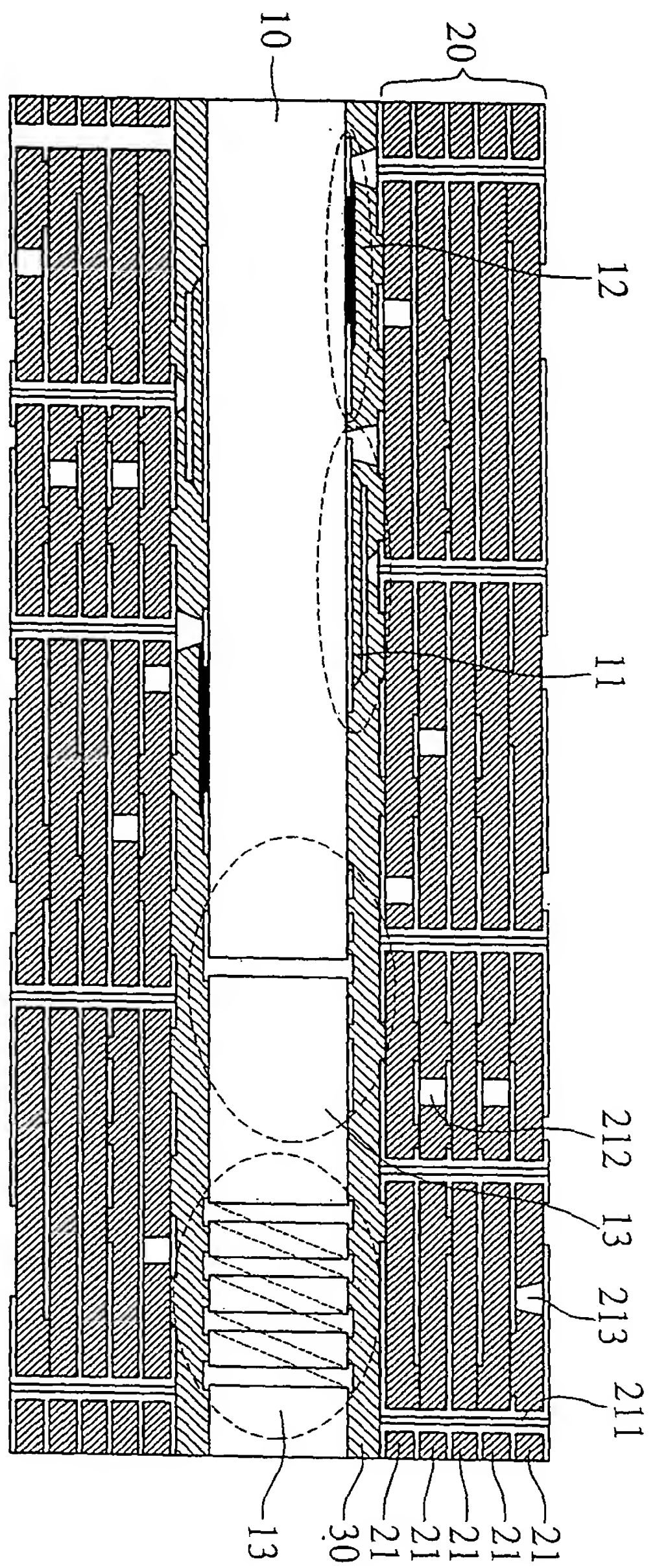
裝基板，其中該有機基板更包括有一個以上之被動元件。

23. 如申請專利範圍第22項所述之具無機及有機功能性構裝基板，其中該被動元件係選自由電容、電感、電阻及其任意組合之一。

24. 如申請專利範圍第14項所述之具無機及有機功能性構裝基板，其中該有機基板之電路係於該無機基板之表面以增層法基板製程技術製作。

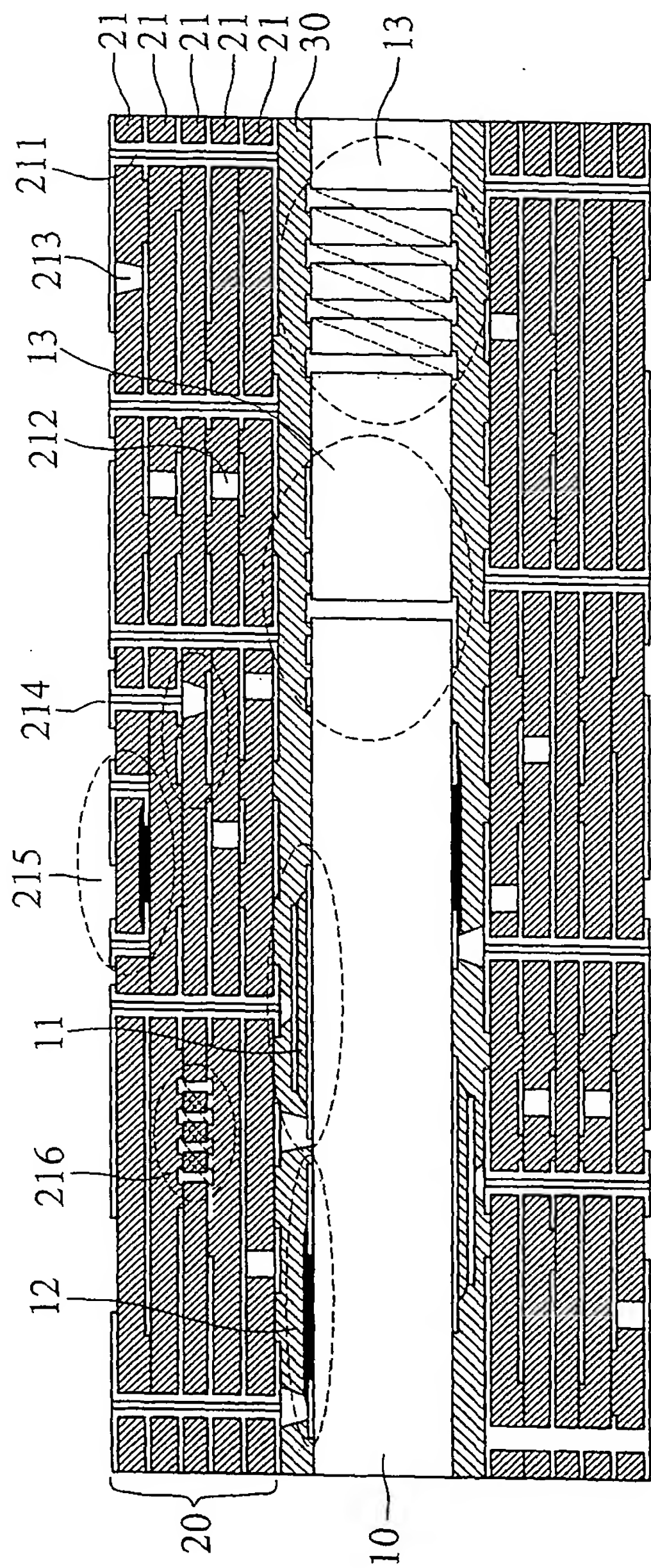
25. 如申請專利範圍第14項所述之具無機及有機功能性構裝基板，其中該無機基板與該有機基板間更包括有一結合層，用以提供該無機基板及該有機基板結合之媒介。



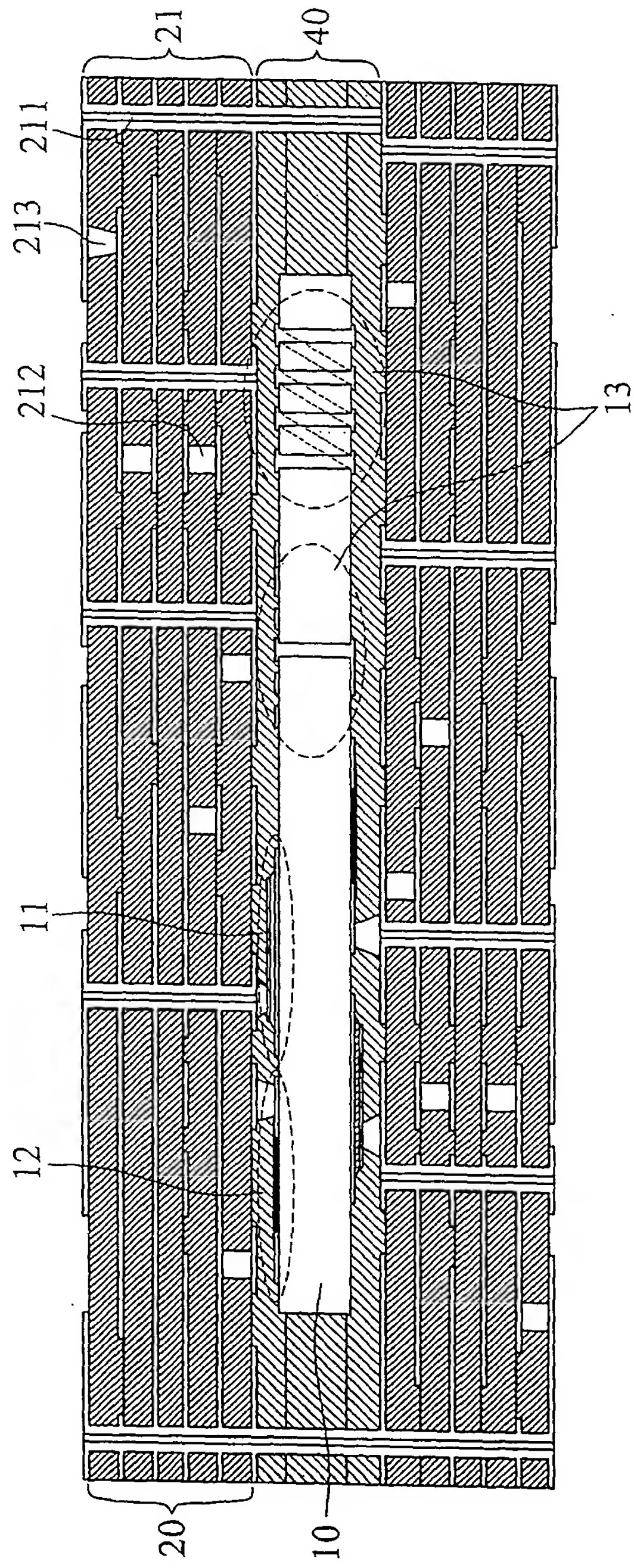


第1圖

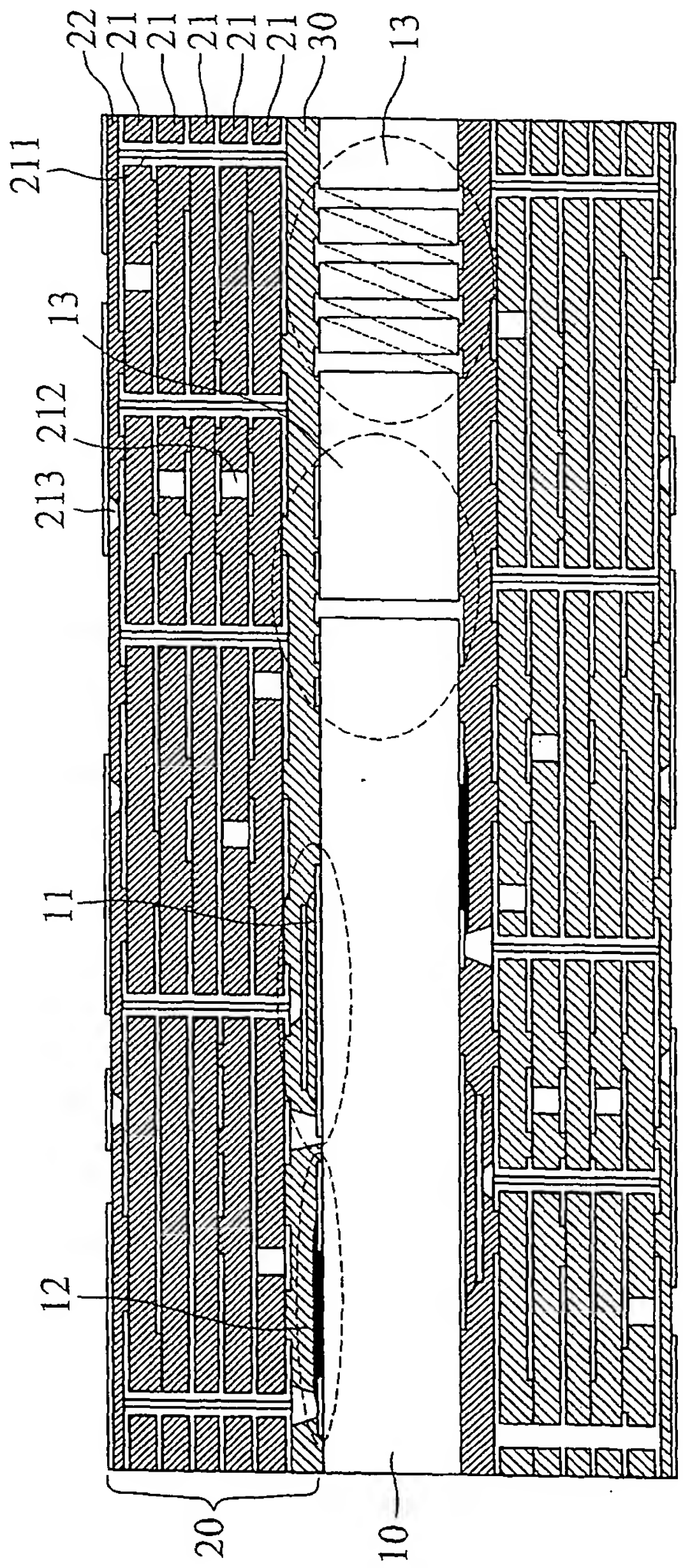
第2圖



第 3 圖



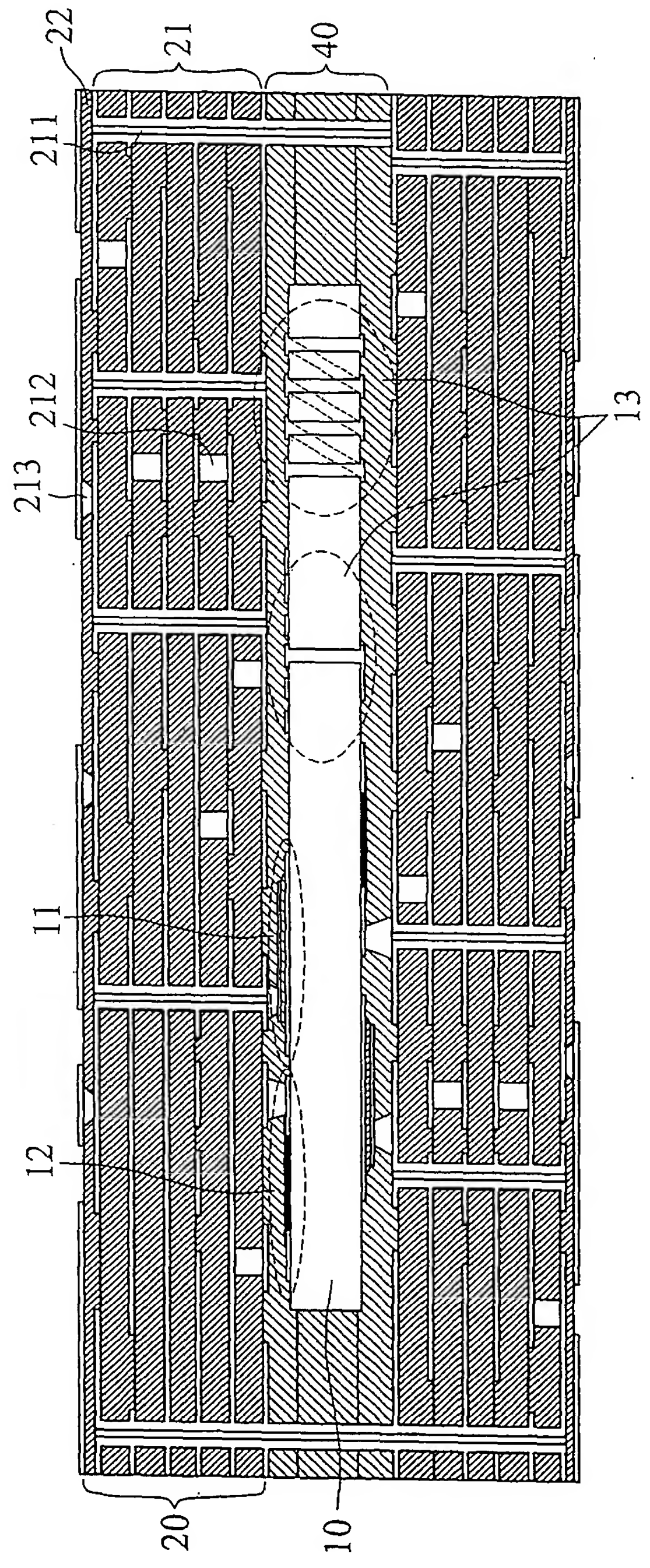




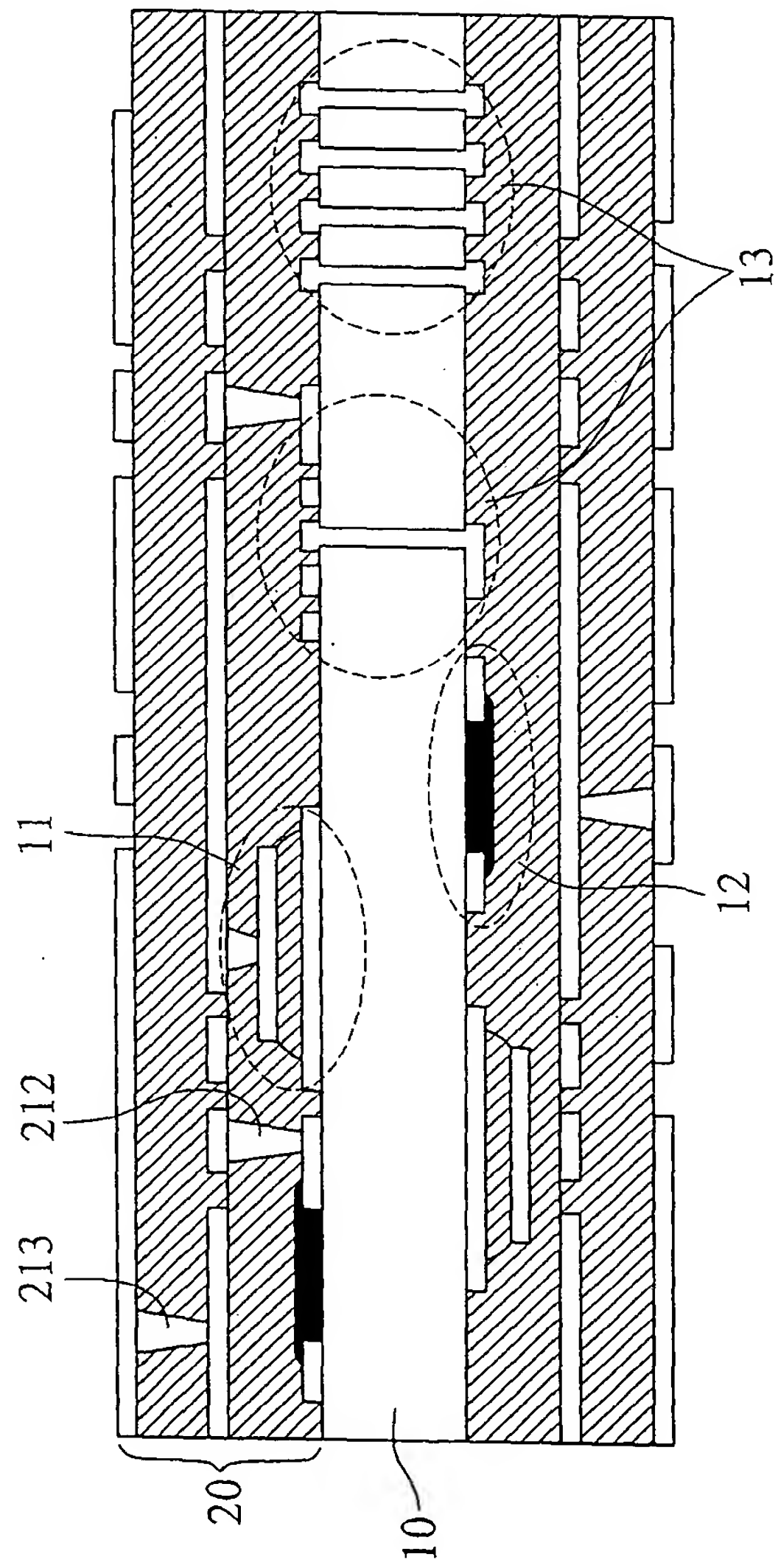
第 4 圖



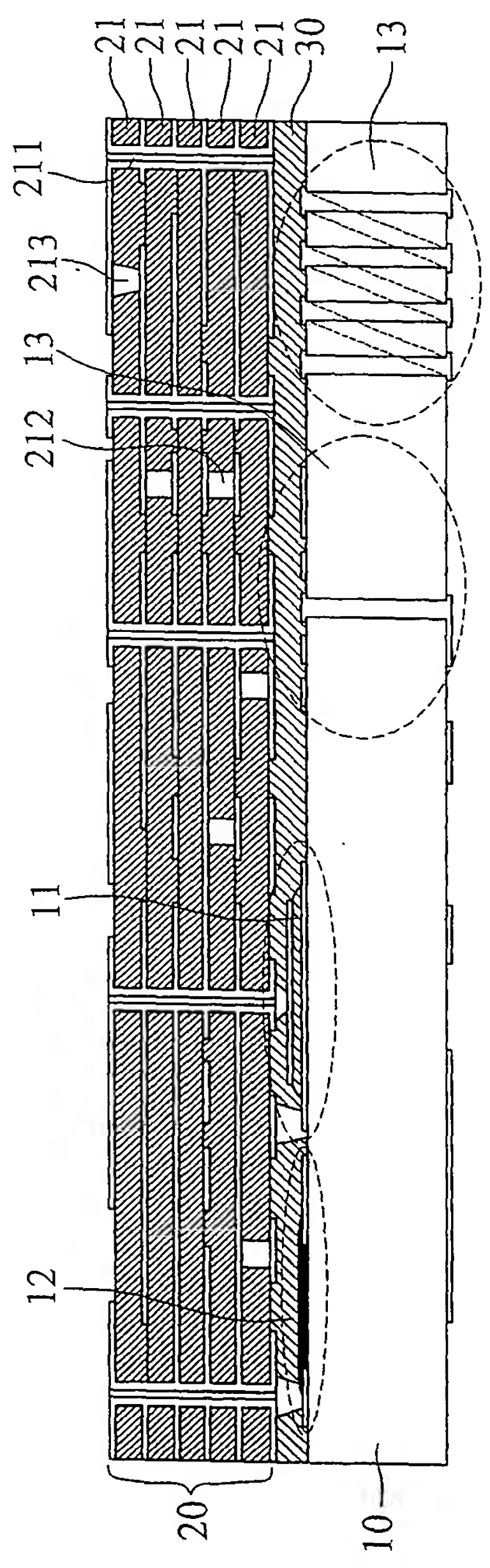
第5圖



第6圖

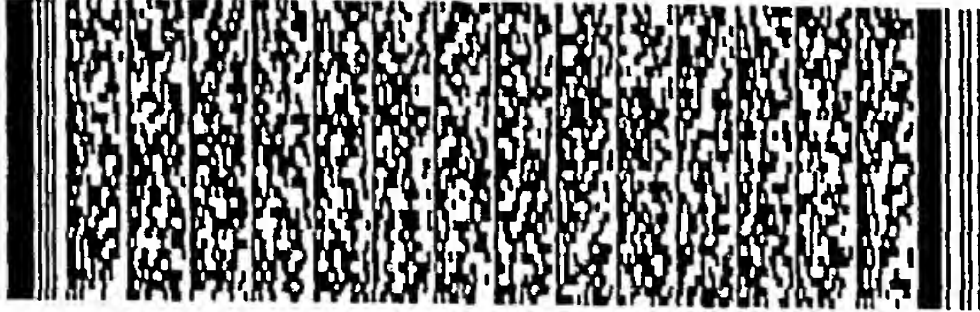


第 7 圖

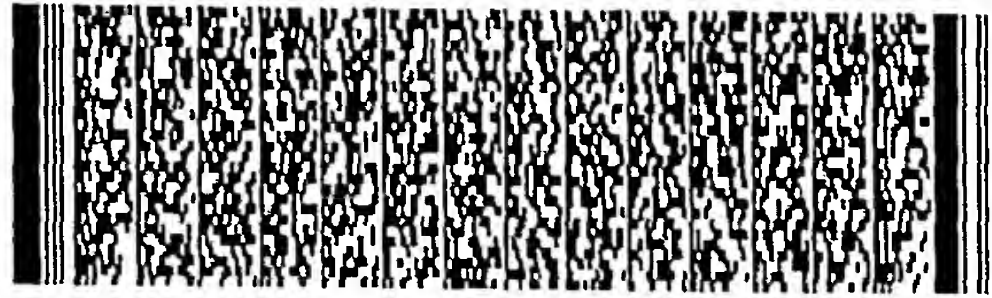




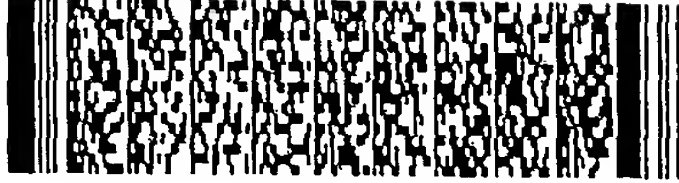
第 1/18 頁



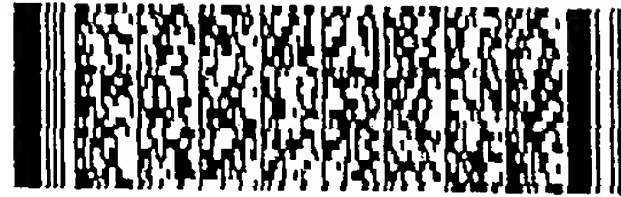
第 2/18 頁



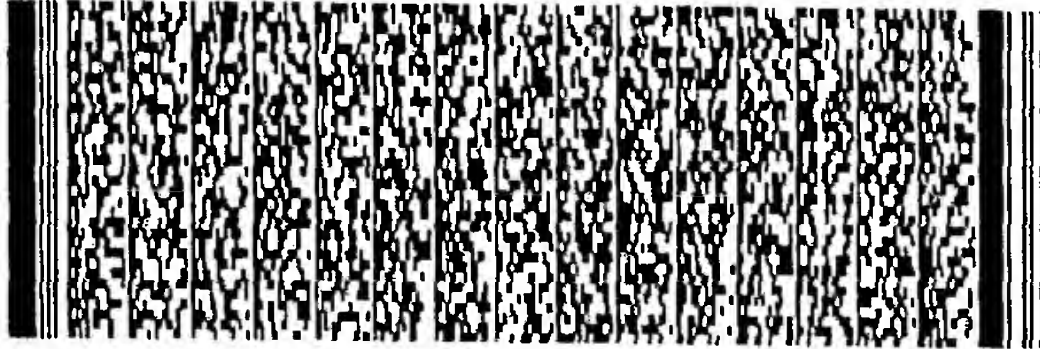
第 3/18 頁



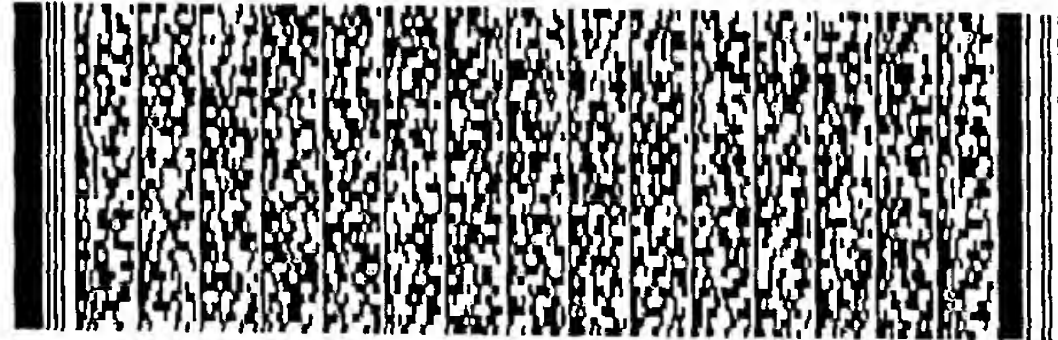
第 4/18 頁



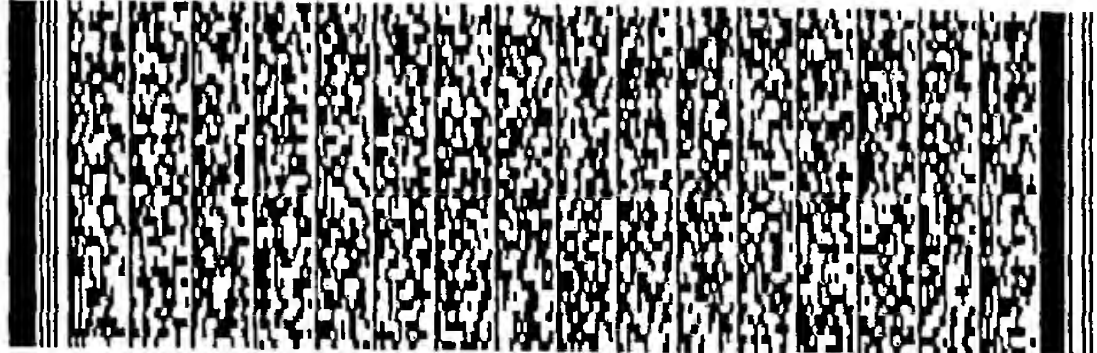
第 5/18 頁



第 5/18 頁



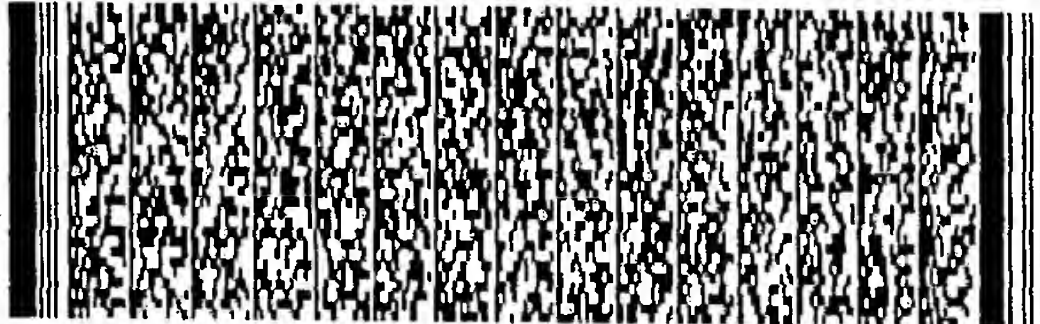
第 6/18 頁



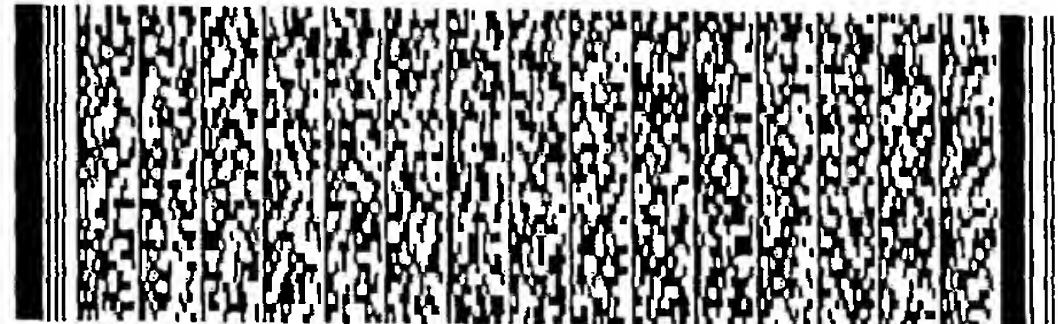
第 6/18 頁



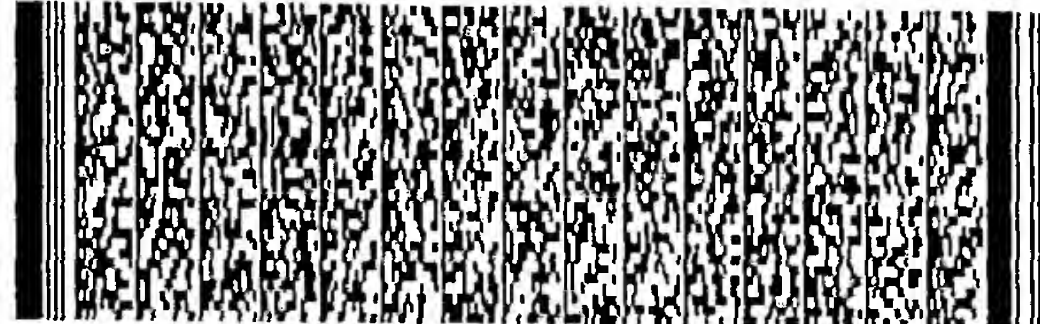
第 7/18 頁



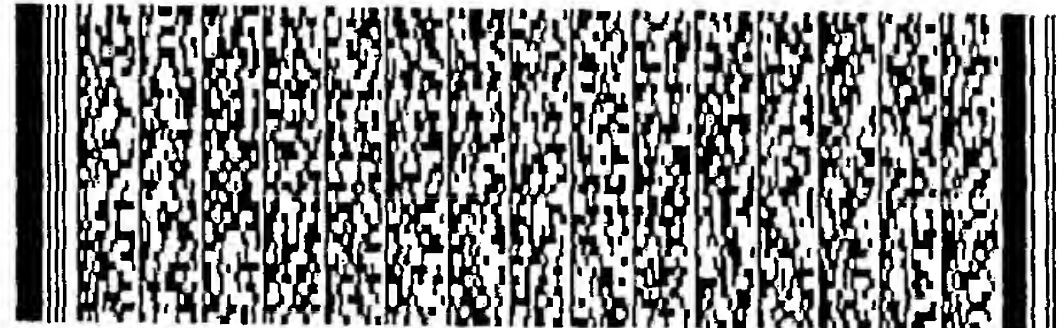
第 7/18 頁



第 8/18 頁



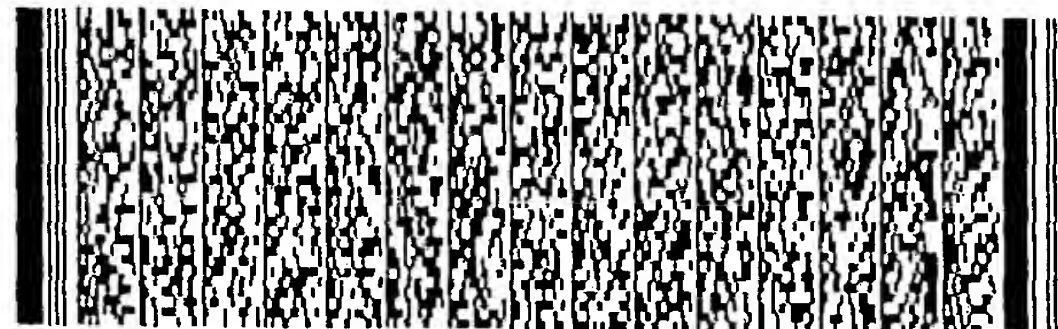
第 8/18 頁



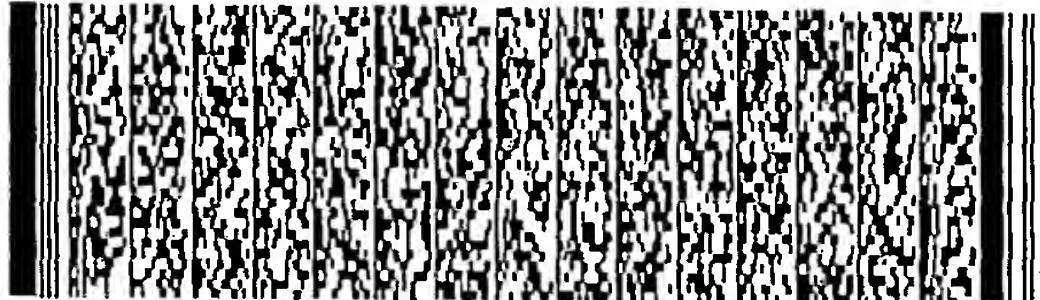
第 9/18 頁



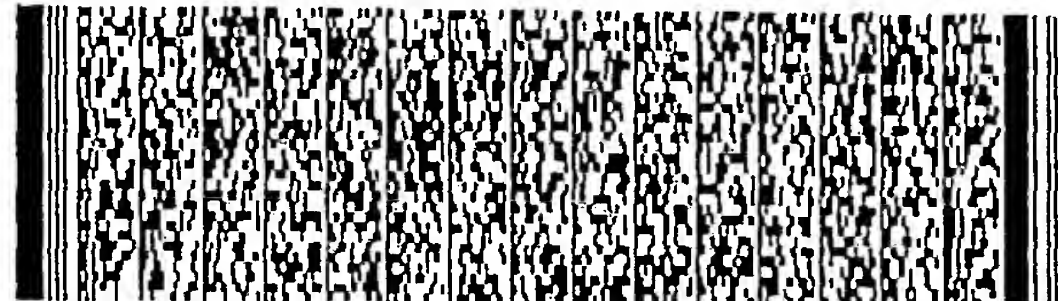
第 9/18 頁



第 10/18 頁

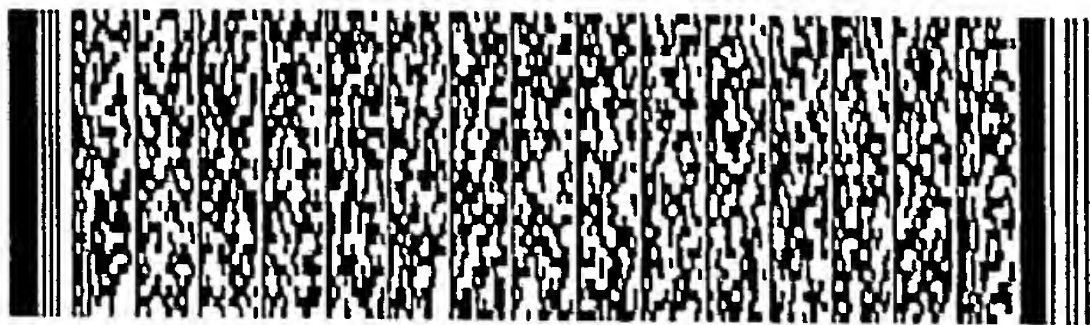


第 10/18 頁





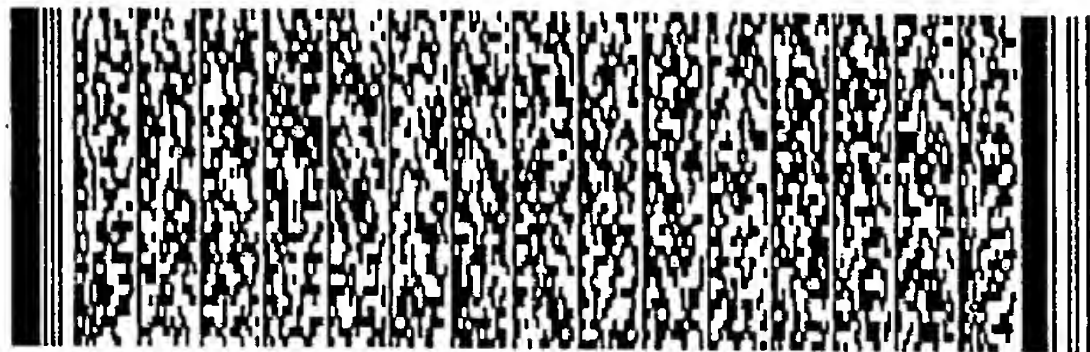
第 11/18 頁



第 11/18 頁



第 12/18 頁



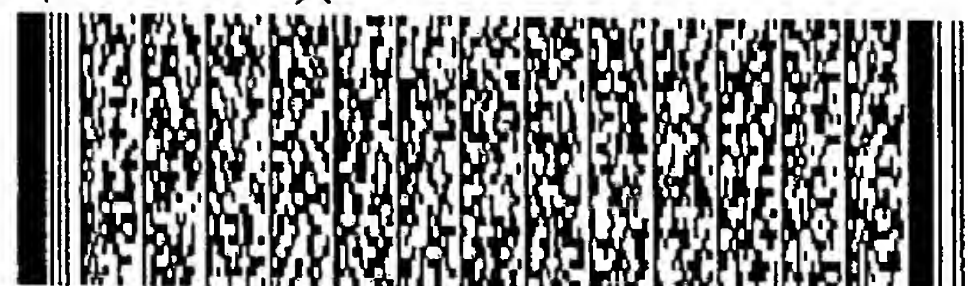
第 12/18 頁



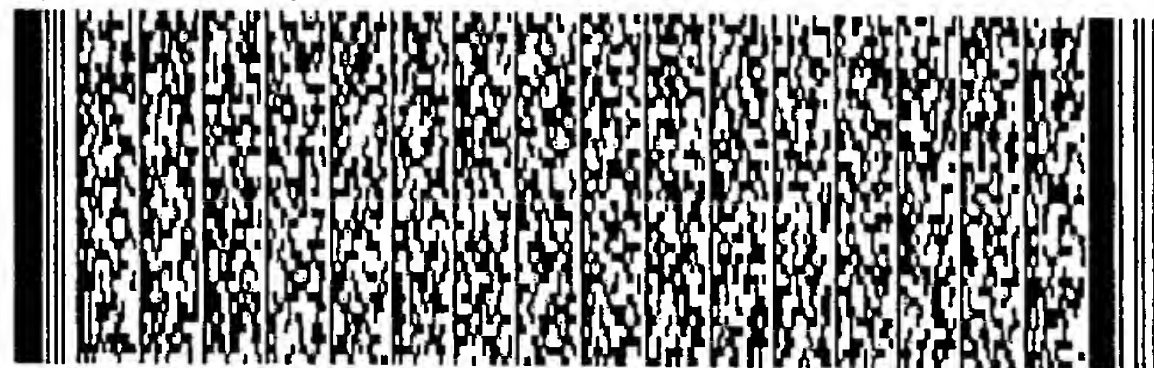
第 13/18 頁



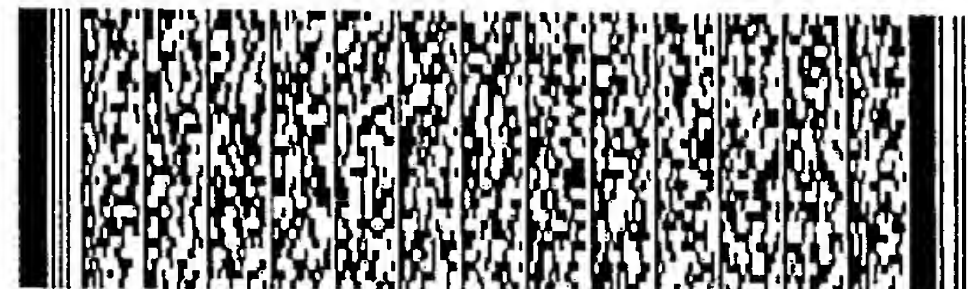
第 14/18 頁



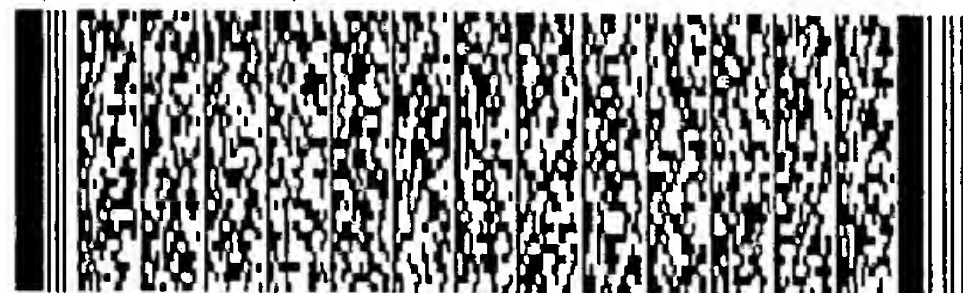
第 15/18 頁



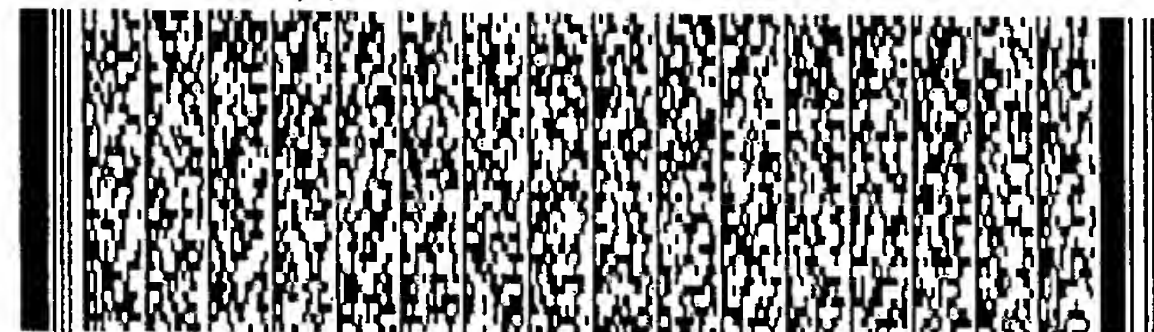
第 16/18 頁



第 16/18 頁



第 17/18 頁



第 18/18 頁

